

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05145766 A**(43) Date of publication of application: **11 . 06 . 93**

(51) Int. Cl

H04N 1/41
G06F 15/66
H04N 1/417

(21) Application number: **03307804**(71) Applicant: **CANON INC**(22) Date of filing: **22 . 11 . 91**(72) Inventor: **YOSHIDA TADASHI**(54) **IMAGE PROCESSOR**

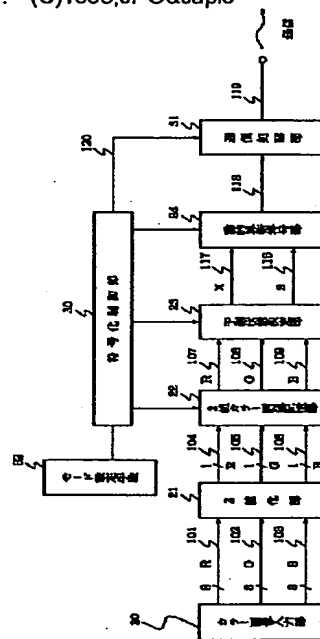
(57) Abstract:

PURPOSE: To facilitate decoding on the other party side of transmission, to execute the transmission at a high speed, and to improve the efficiency by using in common a face sequential predictive encoding means of every bit plane, and a point sequential encoding means for executing serial predictive encoding of the same position picture element.

CONSTITUTION: Multivalued color image signals of each 8 bits of red R, green G and blue B are outputted from a color image input part 20, binarized by a binarizing part 21 and inputted to a binary color image storage part 22, and binary color signals are outputted to a predictive state determining part 25. In this part, a predictive state for executing encoding by a dynamic arithmetic code part 24 is determined. In the predictive state, a predictive state signal S116, and simultaneously, an encoding picture element signal X117 are sent to the code part 24, and while predicting dynamically by the code part 24, arithmetic encoding is executed. To encoded data, a header is added by an encoding control part 50, and it is sent out to a digital circuit by a communication processing part 31.

In such a way, image data can be transmitted and accumulated at a high speed and with high efficiency.

COPYRIGHT: (C)1993,JPO&Japio



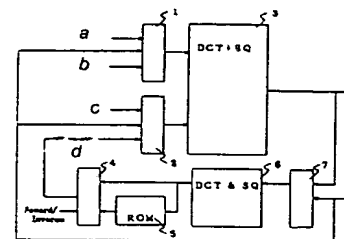
BEST AVAILABLE COPY

(54) IMAGE ENCODING/DECODING DEVICE

(11) 5-145765 (A) (43) 11.6.1993 (19) JP
 (21) Appl. No. 3-333927 (22) 22.11.1991
 (71) SANYO ELECTRIC CO LTD (72) TETSUJI SAWAI(1)
 (51) Int. Cl.⁵ H04N1/41, G06F15/66, H03M7/30, H04N1/415, H04N7/133

PURPOSE: To partially curtail an address generator circuit corresponding to a multiplier, a buffer memory, or a butterfly arithmetic output by executing simultaneously a discrete cosine conversion (DCT) processing and a scalar quantization (SQ) processing.

CONSTITUTION: When an \$0 coefficient setting mode signal is in an enable state, each coefficient is written in a DCT & SQ coefficient table 6, and write is inhibited in a disable state. An SQ coefficient value to be written is inputted to a DCT+SQ part 5 through a selector 2. Simultaneously, the corresponding DCT coefficient is also inputted through a selector 1. Effective DCT and SQ coefficients are calculated from them, and written in the table 6 through a gate 7. Also, those coefficients are given to the part 3 through the selectors 4, 2, when loading of all SQ coefficients is finished, they become a disable state. When the DCT and the SQ coefficients are multiplied from the DCT coefficient and the loading SQ coefficient, an increase of a circuit scale is prevented by using the multiplier at the time of data processing, and also, the SQ processing multiplier is curtailed.



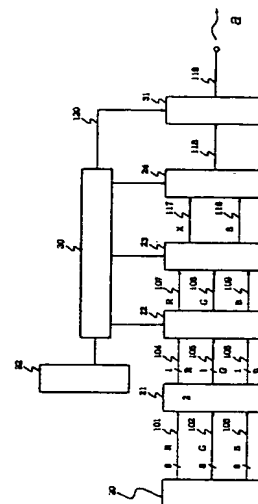
5: division ROM, a: DCT coefficient, b: block image, c: SQ coefficient, d: DCT & SQ coefficients, e: data output, f: SQ coefficient constant mode signal

(54) IMAGE PROCESSOR

(11) 5-145766 (A) (43) 11.6.1993 (19) JP
 (21) Appl. No. 3-307804 (22) 22.11.1991
 (71) CANON INC (72) TADASHI YOSHIDA
 (51) Int. Cl.⁵ H04N1/41, G06F15/66, H04N1/417

PURPOSE: To facilitate decoding on the other party side of transmission, to execute the transmission at a high speed, and to improve the efficiency by using in common a face sequential predictive encoding means of every bit plane, and a point sequential encoding means for executing serial predictive encoding of the same position picture element.

CONSTITUTION: Multivalued color image signals of each 8 bits of red R, green G and blue B are outputted from a color image input part 20, binarized by a binarizing part 21 and inputted to a binary color image storage part 22, and binary color signals are outputted to a predictive state determining part 25. In this part, a predictive state for executing encoding by a dynamic arithmetic code part 24 is determined. In the predictive state, a predictive state signal S116, and simultaneously, an encoding picture element signal X117 are sent to the code part 24, and while predicting dynamically by the code part 24, arithmetic encoding is executed. To encoded data, a header is added by an encoding control part 50, and it is sent out to a digital circuit by a communication processing part 31. In such a way, image data can be transmitted and accumulated at a high speed and with high efficiency.



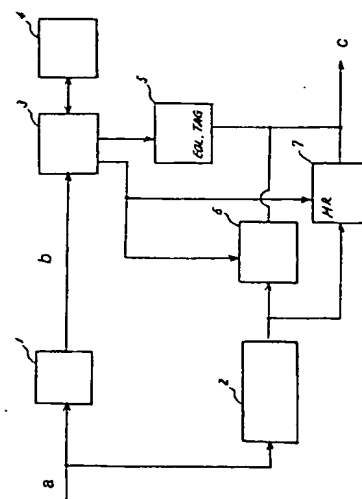
32: mode setting means, a: transmission

(54) DATA COMPRESSING METHOD

(11) 5-145767 (A) (43) 11.6.1993 (19) JP
 (21) Appl. No. 3-307445 (22) 22.11.1991
 (71) FUJITSU LTD (72) TAKANORI YAMAMOTO
 (51) Int. Cl.⁵ H04N1/413, G06F15/66, H03M7/30, H04N1/417, H04N1/419

PURPOSE: To decrease the number of bits and to improve the compression efficiency by executing modified Huffman MH encoding, when one of image data of the previous and the present lines is full white, and the other is non-full white.

CONSTITUTION: A control part 5 decides whether a modified read MR encoding continuous limit number K and an MR encoding continuous number L coincide with each other or not, and when both of them coincide with each other, picture data of an object line is subjected to MH encoding by an MH encoding part 6, subjected to code output by adding an end-of-line EOL and a one-dimensional tag of a code generating part 5 and the continuous number L is reset to "0", and the next line data is fetched. Also, when it is decided that one of the previous line and the object line is full white and the other is non-full white, since there is no correlation, the control part 3 executes MH encoding in the same way. Subsequently, when it is decided that both of them are full white, an MR encoding line is continued. On the other hand, when both of them are non-full white, encoding is executed by the object line data encoding part 6, the EOL and a two-dimensional tag of the generating part 5 are added and outputted, the continuous number L is updated to L+1, and the next line data is fetched and processed in the same way.



1: full white detecting part, 2: line buffer, 4: storage part, 7: MR encoding part, a: image input, b: full white line notice, c: code output

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-145766

(43)公開日 平成5年(1993)6月11日

(51)IntCl.⁵

H 0 4 N 1/41

G 0 6 F 15/66

H 0 4 N 1/417

識別記号

庁内整理番号

F I

技術表示箇所

C 8839-5C

3 3 0 B 8420-5L

8839-5C

審査請求 未請求 請求項の数6(全 20 頁)

(21)出願番号 特願平3-307804

(22)出願日 平成3年(1991)11月22日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 吉田 正

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

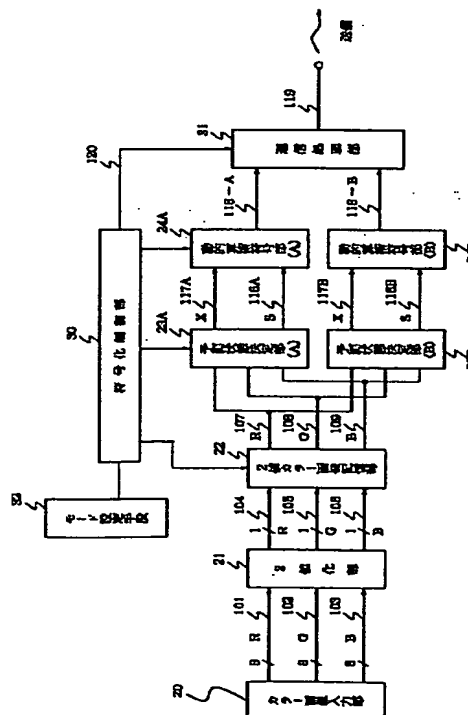
(74)代理人 弁理士 丸島 儀一

(54)【発明の名称】 画像処理装置

(57)【要約】

【目的】 高速で効率の良い画像データの伝送あるいは蓄積を可能にすること。

【構成】 各プレーン毎に面順次で符号化する第1の符号化手段(動的算術符号部(A)24A)と、各プレーンの実質的に同位置の画素を点順次で符号化する第2の符号化手段(動的算術符号部(B)24B)を並列に動作させることにより符号化を行う。



【特許請求の範囲】

【請求項1】 画像を複数のプレーンに展開して符号化する画像処理装置であって、
各プレーン毎に面順次で符号化する第1の符号化手段と、

各プレーンの実質的に同位置の画素を点順次で符号化する第2の符号化手段を有し、前記第1、第2の符号化手段を並列に動作させることを特徴とする画像処理装置。

【請求項2】 更に、前記第1、第2の符号化手段のうちどちらか一方の出力を選択する手段を有することを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記第1、第2の符号化手段は、エントロピー符号化を行うことを特徴とする請求項1記載の画像処理装置。

【請求項4】 画像を複数のプレーンに展開して符号化する画像処理装置であって、
符号化画素と同一プレーンの符号化済みの周囲画素のみを用いて、第1の符号化画素予測状態を作成する第1の予測手段と、
符号化画素と同一プレーンの符号化済みの周囲画素および、他のプレーンの符号化済みの画素を用いて、第2の符号化予測状態を作成する第2の予測手段を有し、該第1、第2予測手段を並列に動作させることを特徴とする画像処理装置。

【請求項5】 更に、前記第1、第2の符号化予測状態のうちどちらか一方を選択する手段を有することを特徴とする請求項4記載の画像処理装置。

【請求項6】 前記符号化は、エントロピー符号化であることを特徴とする請求項4記載の画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えば画像通信装置や画像記憶装置等における画像処理装置に関するものである。

【0002】

【従来の技術】従来から画像符号化方式に関しては様々な提案がなされている。これらの提案において、大別すると以下の2つになる。即ち、

(1) 情報保存形符号化

(2) 情報非保存形符号化

である。

【0003】情報保存形符号化は主にビット数が限られている画像、たとえば白黒2値画像、2値カラー画像(RGB各1ビット)等の符号化方式として用いられている。

【0004】たとえば、白黒2値画像では現在ファクシミリで用いられているMH方式、MR方式等がある。また最近では動的に符号化画素を予測しながら符号化する動的算術符号も提案されている。

【0005】一方カラー2値画像ではRGB各1ビット

のビットプレーン毎にMH、MR、動的算術符号を用いる方法も提案されている。

【0006】一方、情報非保存形符号化は主にフルカラー画像等情報量が多い画像に用いられている。たとえばRGB各8ビット信号を輝度及び色度信号に変換した後、直交変換(離散コサイン変換)を施し、その変換係数を量子化しハフマン符号化する方式が提案されている。この方式は基本的に画像の空間周波数の低周波側を残し、高周波側をカットして、画像データを削減する方式である。この方法は、非可逆符号化方式になり、圧縮率と画質劣化がトレード・オフの関係にある。

【0007】ところでカラー画像符号化に関しては、両者ともに長所短所を有している。

【0008】即ち、(1)の情報保存形符号化の場合、通常2値カラー等の限定色カラー画像を対象としたため画質は2値カラー化、限定色化に依存するという短所がある。しかしながら情報保存形であるので限定色化した画像に対しては符号化による劣化がないという長所がある。したがって一般に文字、線画等限定色に適している画像についての符号化効率が良い。

【0009】一方(2)の情報非保存符号化の場合、カラー連続調画像の符号化効率はよいという長所があるが、文字線画等、本来2値の性質を有する画像においては一般に、劣化が多く高効率で符号化できないという短所がある。また画像によっては連続調画像の場合も情報保存形で符号化する必要がある。

【0010】

【発明が解決しようとしている課題】従来情報保存形で行われていた限定色カラー画像の符号化と情報非保存で行われていたフルカラー画像の符号化を統一的に同一情報保存形で符号化する場合、すべてのタイプの画像をビットプレーン化してそれぞれのプレーンを独立に符号化するビットプレーン符号化が考えられる。

【0011】しかしこのビットプレーン符号化はプレーン毎に独立で行うため、多値画像の下位ビットプレーン等、他プレーンとの相関があまりない場合は有効であるが、2値カラー画像等限定色の場合は他プレーン、他色との相関が強いため、この方法は符号化効率が良くない。また伝送相手の画像復号器側のプリンタ等がビットプレーン毎の符号化方式に向いていない場合、たとえばR、G、Bのシリアル記録方式の場合等は面順次に符号化するとビットプレーン分の展開メモリが必要となる。

【0012】したがって符号化対象となる画像に応じて符号化方式を選択する必要がある、また、伝送相手により符号化順序を選択しなければならない。

【0013】更に選択に際して、各々の符号化を順次行うことにすると、処理時間がかかり、高速処理がしにくいという問題点があった。

【0014】そこで、本発明は、高速で効率の良い画像データの伝送あるいは蓄積が可能な画像処理装置を提供

することを目的とする。

【0015】

【課題を解決するための手段及び作用】上記課題を解決するため、本発明の画像処理装置は、画像を複数のプレーンに展開して符号化する画像処理装置であって、各プレーン毎に面順次で符号化する第1の符号化手段と、各プレーンの実質的に同位置の画素を点順次で符号化する第2の符号化手段を有し、前記第1、第2の符号化手段を並列に動作させることを特徴とする。

【0016】また、画像を複数のプレーンに展開して符号化する画像処理装置であって、符号化画素と同一のプレーンの符号化済みの周囲画素のみを用いて、第1の符号化画素予測状態を作成する第1の予測手段と、符号化画素と同一プレーンの符号化済みの周囲画素および、他のプレーンの符号化済みの画素を用いて、第2の符号化画素予測状態を作成する第2の予測手段を有し、該第1、第2の予測手段を並列に動作させることを特徴とする。

【0017】

【実施例】以下に説明する本発明の実施例の画像処理装置は、ビットプレーン展開された画像に対しビットプレーン毎に面順次に予測符号化を行う手段と各ビットプレーンの同位置の画素をシリアルに予測符号化する点順次符号化を行う手段の符号化方法を共通化することにより、伝送相手側における復号化に好ましい符号化データを与えるものである。また、現在符号化すべき画素を含むビットプレーンの周囲画素を予測状態とするモードと、符号化すべき画素を含むビットプレーンの周囲画素および他プレーンの画素を予測状態とするモードを有し、画像に適した予測符号化方式を実現するものである。

【0018】以下本発明を好ましい実施例を用いて具体的に説明する。

【0019】図1は本発明を適用した画像符号化部の実施例構成である。

【0020】20はカラー画像入力部である。例えばCCDセンサにより構成されるカラーキャナ等でカラー画像を走査し、フルカラー画像を表わす赤(R)、緑(G)、青(B)各8bitの多値カラー画像信号がそれぞれ101、102、103に出力される。また、20はホストコンピュータやビデオカメラ等であってもよい。21、22、23、24は2値カラー符号化部を形成する。21は2値化部で、RGB各色8bitのデータを各色1bitずつのデータ104、105、106に変換する2値化部である。22は2値化されたRGBデータをR、G、Bの各ビットプレーン毎に記憶する2値カラー画像記憶部である。22に符号化すべき画像の入力が終了すると2値カラー信号R107、G108、B109が予測状態決定部23へ入力される。ここでは動的算術符号部24で符号化するための予測状態を決定

する。予測状態は符号化すべき注目画素の周囲の画素のうち既に符号化済みの複数N画素の状態(1か0)すなわち2^N状態のいずれであるかを動的算術符号部24へ予測状態信号S116で知らせる。同時に符号化すべき画素の状態(1か0)を示す符号化画素信号X117を動的算術符号部24へ送る。動的算術符号部24では符号化画素信号X117を算術符号によって符号化するわけであるが、予測状態S116により2^N状態に分離して、それぞれの予測状態毎に符号化画素の1か0を動的に予測しながら算術符号化を行う。符号化されたデータ(ビットストリーム)は符号化制御部30によりヘッダを付加され、通信処理部31によりISDN等のデジタル回線(不図示)に送出される。プロトコルについては周知のG4ファクシミリのプロトコルに従う。

【0021】2値化部21の処理は単純2値化、ディザ処理、誤差拡散処理のいずれかを選択できるようになっている。これらの2値化処理については周知であるので説明を省略する。

【0022】32は例えば、画像処理装置の操作部に設けられるモード設定手段であり、後述のモードを設定するために用いられる。

【0023】図2は本実施例で用いるコードデータのヘッダを示したものである。301~306は符号化制御部30により付加されるものであり、それぞれ1バイトで表わされる。307は符号化されたコードデータ(ビットストリーム)である。301~305は本発明における符号化モードを表わしている。301は画像のX方向(横方向)の画素数、302はY方向(縦方向)のライン数である。P303は符号化の対象となるプレーン数、本実施例ではRGB各プレーンにより成りたっているのでP=3となる。304は画像符号化が面順次に行われるか、点順次に行われるかを示すフラグ、R305は符号化画素プレーン以外のプレーンを参照するかしないかを示すフラグである。306はオプションフラグであり、例えば、上述の2値化方法の種類や色処理のための情報を挿入することができる。

【0024】したがって本実施例においてはOフラグ304とRフラグ305の組合せで4つの符号化モードがある。

【0025】図3は本実施例の符号化モードのうち、Oフラグ(図2 304)の符号化順序を示した図である。(a)は面順次符号化(Oフラグが0)で(b)は点順次符号化(Oフラグが1)の場合である。(a)の面順次の場合はプレーン毎に符号化を行う。まず第1プレーン(本実施例ではR画素面)を1画素ずつラスタ順に符号化する。*は符号化の対象となっている注目画素を示し、

【0026】

【外1】



はそのときの参照画素の例である。第1プレーンすべての画素の符号化が終了すると、次に第2プレーン（G画素面）についてもラスト順に全画素が符号化される。その次に同様に第3プレーン（B画素面）がすべて符号化され符号データ307が出力される。これが面順次符号化の場合である。

【0027】一方、(b)の点順次の場合は、各プレーンの同位置の画素を連続して符号化する。先ず、第1プレーン（R面）の注目画素*を符号化後第2プレーン

（G面）の同位置の画素を符号化、その次に第3プレーン（B面）の同位置の画素を符号化する。次に第1プレーンにもどってラスト順の次の画素を同様に符号化する。本実施例では面順次、点順次をOフラグ（図2）で選択できるようになっている。

【0028】次に本実施例の予測状態を構成するための参照画素位置について説明する。図2のRフラグにより他のプレーンの画素を参照するか否かを決定している。図4は他のプレーンの画素を参照しない場合の予測参照画素である。第1、第2、第3プレーンともに符号化すべき画素*の周囲すでに符号化済みの12画素を参照画素としており他のプレーン画素は参照しない。この予測参照画素の状態で面順次の場合（Oフラグ=0、Rフラグ=0）は図3（a）のような順で符号化し、点順次の場合（Oフラグ=1、Rフラグ=0）は（b）のような順で符号化する。これらの場合どのプレーンも12画素を参照画素としているため予測状態は 2^{12} 状態である。

【0029】図5は面順次符号化で、他のプレーン画素を参照する場合（Oフラグ=0、Rフラグ=1）の参照画素である斜線部が各プレーンの参照画素である。第1プレーン符号化の場合、他のプレーンは未だ符号化されていないので参照されない。この場合符号化済みの周囲画素12個、すなわち 2^{12} 状態が予測状態となる。このプレーンをラスト順に全画素符号化（*が符号化注目画素）する。次に第2プレーンの符号化であるが、第1プレーンはすべて符号化が終了しているため、どの画素も参照可能であるが、符号化効率を考慮して符号化画素*と同位置の第1プレーン1画素と第2プレーンの周囲12画素を参照し、予測状態 2^{13} 状態を形成する。第2プレーン全画素終了後、第3プレーンにおいては符号化画素*の周囲12画素と既に符号化済の第2プレーン、第1プレーンの同位置の画素1画素ずつ合計14画素参照となり予測状態は 2^{14} 状態である。第3プレーン全画素終了で符号化終了となる。

【0030】図6は点順次符号化で、他のプレーン画素を参照する場合の参照画素である（Oフラグ=1、Rフラグ=1）。符号化順序は図3（b）のように行いが各プレーンの同位置の画素を連続して第1、第2、第3プレーンの順で符号化するため各プレーンとも他のプレーンを参照できる。第1プレーン符号化の場合、符号化画素*と同位置の他のプレーン画素は未だ符号化してい

いたため、前プレーン（本実施例では第3プレーン）と前々プレーン（第2プレーン）は同位置のラスト順で前の画素を参照している。すなわち、既に符号化した直前の2画素を参照する。参照画素は符号化画素の周囲12画素と前プレーン1画素、前々プレーン1画素の14画素で、予測状態は 2^{14} 状態である。次は第2プレーンの同位置の符号化に移る。この場合符号化画素*の周囲12画素と直前に符号化した2画素、つまり第1プレーンの同位置の画素と第3プレーン同位置のラスト順で前の画素を参照する。したがって参照画素は第1プレーンの場合と同様14画素予測状態も 2^{14} 状態である。次の符号化は第3プレーン同位置の符号化であるが、同様に符号化画素*の周囲12画素と直前に符号化した2画素すなわち第2プレーン、第1プレーンの同位置の画素である。したがってこの場合も参照画素14画素で予測状態は 2^{14} 状態である。第3プレーンの符号化位置の画素の符号化が終了すると第1プレーンにもどりラスト順の次の画素について同様に点順次で符号化し、全プレーン全画素符号化するまで同様な処理を行う。

【0031】図6で説明した点順次符号化で他のプレーン画素参照の場合、図5と同じな参照画素とすることもできる。この場合第1プレーンでは自プレーン周囲画素のみ、第2プレーンでは第1プレーンの同位置画素と自プレーンの周囲画素、第3プレーンでは第2、第1プレーンの同位置画素と自プレーンの周囲画素となる。

【0032】以上説明したように本実施例では符号化順序と他プレーン参照で4つの符号化モードがある。

【0033】図7は4つのモードを実現するための予測状態決定部（図1の23）のブロック図である。

【0034】第1プレーン107、第2プレーン108、第3プレーン109にそれぞれ2値信号（本実施例ではR、G、B）がラスト順に入力される。各プレーンとも予測状態を記憶するための予測状態形成部401、402、403は同じ処理手段であるので、第1プレーンのみ説明する。第1プレーン画素信号107は1ラインの画素を記憶するラインメモリ61、62、63に1ラインずつ遅延して入力することにより、4ライン分の画像をバラレルにラッチ群64～81に伝送し記憶させる。符号化しようとするライン画素は107から直接ラッチ76～81へラスト順に記憶される。1ライン前のライン画素はラインメモリ61からラッチ71～75へ、2ライン前のライン画素はラインメモリ62からラッチ67～70へ、3ライン前のライン画素はラッチ64、65、66へ、それぞれのラッチへ1画素ずつシフトしながら記憶する。符号化注目画素はラッチ78（*印）に記憶されており、既に符号化済みの周囲12画素はラッチ79、80、81、71、72、73、74、75、68、69、70、66に記憶される。符号化画素の状態（1 or 0）と周囲12画素の状態はそれぞれ符号化画素信号X183と予測状態信号S182を介し

マルチプレクサ91で、第2、第3プレーンの符号化画素信号X285、X387、予測状態信号S284、S386とマルチプレクスされる。プレーン指示信号88は現在符号化中のプレーンを示す信号で本実施例では3プレーン存在するので2ビットで表わしている。点順次指示信号89（Oフラグ）が1のときは図3の（b）点順次符号化モードであり、符号化画素プレーンが第1、第2、第3と連続して変わるようにマルチプレクスを行う信号である。0のときは面順次図3（a）の符号化モードとなるような符号化画素と周囲画素がマルチプレクサ91によって選択される。他プレーン参照信号90が1（Rフラグ=1）のとき、Oフラグ=0で図5で説明した周囲参照画素をOフラグ=1で図6の参照画素を形成するようにマルチプレクスされる。したがって点順次指示信号89と他プレーン参照指示信号90で指定される4つの符号化モードにおける符号化すべき画素が画素信号X117へ周囲画素状態が状態信号S116へ出力される。状態信号S116は各プレーンにより状態が異なるためプレーン信号2bitを含む最大16ビットとなっている。

【0035】図8は図1に示した動的算術符号部24のブロック図である。

【0036】図8の説明の前に、本実施例で用いた算術信号について説明する。

【0037】従来から知られている様に、算術符号は、入力信号列を小数2進数で表わされる符号になるように算術演算により符号形成がなされる方法である。この方法はLangdonおよびRissanenらによる文献“Compression of Black/White Images with Arithmetic Coding”，IEEE Trans. Com. COM-29, 6, (1981. 6)等に発表されている。この文献によるとすでに符号化した入力信号列をS、劣勢シンボル（LPS）の出現確率をq、演算レジスタAugendをA（S）、符号レジスタをC（S）とした時に、入力信号ごとに以下の算術演算を行う。

$$A(S1) = A(S) \times q \approx A(S) \times 2^{-Q} \dots (1)$$

$$A(S0) = (A(S) - A(S1)) \cdot 1 \dots (2)$$

◇ 1は有効桁1bitで打ち切りを表す。

$$C(S0) = C(S) \dots (3)$$

$$C(S1) = C(S) + A(S0) \dots (4)$$

【0038】ここで、符号化データが優勢シンボル（MPS：上の例では0）の場合はA（S0）、C（S0）を次のデータの符号化に使う。また劣勢シンボル（LPS：上の例では1）の場合は、A（S1）、C（S1）を次のデータの符号化に使う。

【0039】新しいAの値は 2^S 倍（Sは0以上の整数）され、 $0.5 \leq A < 1.0$ の範囲におさまられる。この処理は、ハードウェアでは演算レジスタAをS回シフトすることに相当する。符号レジスタCに対しても同

じ回数のシフトが行われ、シフトアウトされた信号が符号となる。以上の処理を繰り返し符号形成がなされる。

【0040】また、（1）の式で示したようにLPSの出現確率qを2のべき乗（ 2^{-Q} ：Qは正整数）で近似することにより、乗算計算をシフト演算に置き換えている。この近似をさらによくするためにqを、例えば

（5）の式の如くの2のべき乗の多項式で近似している。この近似により効率最悪点の改善が行われている。

$$q \approx 2^{-Q1} + 2^{-Q2} \dots (5)$$

10 【0041】また、算術符号は符号化データごとにQの値を切換えることが可能なことから確率推定部を符号化と分離することができる。

【0042】本実施例では前述のように符号化を行いながら確率を推定していく動的な方法をとっている。

【0043】以上の算術符号を行う図8の動的算術符号部のブロック図の説明を行う。

【0044】図1に示した予測状態決定部23からの状態信号S116は、カウンタメモリ73、符号化条件メモリ74に入力される。

20 【0045】符号化条件メモリ74には、状態信号S116で表される各状態毎に、出現しやすいシンボルである優勢シンボルMPS308と、後述する算術符号のLPSの出現確率を含む符号化条件を示すインデックスI307が記憶されている。符号化条件メモリ74から符号化すべき画像の色及び状態に応じて読み出されたMPS308は予測変換回路77に入力され、予測変換回路77ではシリアル画素信号X117がMPS308と一致した時に0となるYN信号301を作る。YN信号301は更新回路75に入力され、更新回路75では、YN信号が0の時に、カウンタメモリ73に記憶されているカウント値のうち対応する状態のカウントをインクリメントする。そして、カウンタメモリ73に記憶されているカウント値C306がカウントテーブルROM72からの設定値MC305に一致したならば、インデックスI307が大きくなる方向（LPSの出現確率qが小さくなる方向）に更新する（MPSの反転は行わない。）。

40 【0046】尚、カウントテーブルROM72は、LPSの出現確率qを表わすインデックスIに対応して決められている図13で示したMPSの数MC305を更新回路75に供給する。

【0047】また、更新回路75では、MPS308と画素信号X117が不一致の場合、即ち、予測変換回路77からのYN信号が1の時はインデックスI307が小さくなる方向（LPSの出現確率qが大きくなる方向）に更新する。また、インデックスが1の時に値が1のYN信号が来ると、MPSを反転（0→1または1→0）する処理を行う。更新回路75の出力I'309、MPS'310の更新後のインデックスの値であり、符号化条件メモリ74に再記憶される。

【0048】符号化パラメータ決定回路76では、インデックス1307の値に基づいて算術符号の符号化パラメータQ311を算術符号器78にセットする。この算術符号器78では、予測変換回路77からのYN信号301をパラメータQ311を用いて算術符号化し符号302を得る。

【0049】尚、符号化条件メモリ74に初期値を与えておき、I、MPSを更新しないようにすることにより、静的な符号化が容易に実現できる。

【0050】図9は予測変換回路77のブロック図である。シリアル画素信号X117とMPS308がEX-OR回路79に入力され、図14の論理式に従ってシリアル画素信号X115とMPS308が一致したときに0、不一致のときに1となるYN信号301が出力される。

【0051】図10は、更新回路75のブロック図である。YN信号301が0の時、カウンタメモリ73からのカウント値C306が加算器81で+1インクリメントされ、信号C'312になる。この値は比較器83でカウントテーブルROM72からのMC305と比較され、C'の値がMCの値に一致したならば、更新信号UPA313を1セットする。またYN信号301は更新信号UPB314となり、UPA、UPBはインデックス変更回路85に入る。また、UPAとUPBはOR回路87で論理ORがとられ、OR回路87の出力信号315はセクタ82の切り換え信号となる。セクタ82では信号315が1の時はカウンタメモリ73の値をリセットするため0信号319を選び、それ以外は加算器81の出力信号C'312を選び、カウンタ更新信号C''316として出力し、これをカウンタメモリ73に記憶させる。従って、シリアル画素信号X115とMPS308が不一致の場合、及び一致状態が所定回連続した場合に、カウンタメモリ73のカウント値がリセットされる。

【0052】インデックス変更回路85には、インデックスの更新きざみを制御する信号d317（標準的にはd=1）とUPA313、UPB314および符号化条件メモリ74から現在のインデックスI307が入力されている。

*

$$\eta = \frac{-q \log_2 q - (1-q) \log_2 (1-q)}{-q \log_2 q_{\dots i} - (1-q) \log_2 (1-q_{\dots i})} \dots (6)$$

【0058】ここで、分子はエントロピであり、 $q_{\dots i}$ は式(7)で示される値である。

$$q_{\dots i} = q_1 + q_2 \dots (7)$$

q_1 、 q_2 の値は2のべき乗の多項近似の値で図16で与えられている。例えば(8)～(10)で示される。

$$q_{\dots 1}' = 2^{-1} \dots (8)$$

$$q_{\dots 2}' = 2^{-1} - 2^{-4} \dots (9)$$

$$q_{\dots 3}' = 2^{-2} + 2^{-3} \dots (10)$$

*【0053】図15はインデックス変更回路85におけるインデックス更新方法を示すテーブルである（図15には更新きざみがd=1とd=2の場合を示している）。このテーブルを現在のインデックスI、更新きざみ条件d、UPA、UPBで参照することにより更新したインデックスI'を決定する。また、I=1でUPB=1（シリアル画素信号X115とMPS308が不一致の場合）の時はEX信号318をセットする。EX信号318が1の時に反転器86では現在のMPS308のシンボルを反転させ、(0→1または1→0)、更新MPS'310を得る。また、EX信号が0の時はMPS'は変化させない。更新されたI'309およびMPS'310は符号化条件メモリ74に記憶され、次の処理用のインデックスI及びMPSとして用いられる。尚、図15に示した更新法は、ROMなどによりテーブルでも構成できるし、加減算器を使ってロジックで構成することも可能である。

【0054】以上の如く、2のべき乗の多項式で近似したLPSの出現確率qを表すインデックスIの値に応じて定められたMPSの数分のMPSが発生したときには、インデックスIをd加算し、算術符号に用いるLPSの出現確率qを小さくせしめ、一方、LPSが発生したときには、インデックスIをd減算し、算術符号に用いるLPSの出現確率qを大きくせしめる。また、更にLPSの出現確率qが0.5を表す状態（インデックスIが1の状態）においてLPSが発生した場合は、MPSを反転する。

【0055】この様に、入力画像に適応的にインデックスI及びMPSを更新することにより、符号化効率のよい算術符号化が達成できる。

【0056】図11は本実施例で用いる算術符号の符号化効率曲線である。以下、インデックスIの値を小文字iで示す。この曲線はLPSの出現確率をq、符号化時の近似確率 $q_{\dots i}$ とした時に式(6)で示される。そして、LPSの出現確率qの値を大きい方から小さい方へ、順次インデックスIを1、2、3、…と付与する。

【0057】

【外2】

となり、この確率において効率 η が1.0になるピーク点となる $q_{\dots i}$ を以降実効確率と呼ぶ。また効率曲線の交点を境界確率 $q_{b,i}$ と呼び、この確率を境に隣りの実効確率を使って符号化するほうが効率が向上することは明らかである。

【0059】本実施例では、式(5)で示したように2つの項で近似できる確率から図16に示した実効確率 $q_{\dots i}$ を選んでいく。また、図16の Q_1 、 Q_2 、 Q_3 は算術

符号器78に送るパラメータQc311である。即ち、 Q_1 、 Q_2 はシフトレジスタへ与えるシフト量であり、このシフト演算により2のべき乗計算を行っている。また、 Q_3 は第2項めの係数を示し+、-の切り換えを行う。

【0060】図13のMCの値は、以下のように決定し*

$$q = \frac{N_L}{N_M + N_L}$$

【0063】この式を N_M で解くと式(12)になる。

$$N_M = |N_L(1/q - 1)| \dots (12)$$

ただし|x|は小数点以下の切り上げを表わす。式(12)におけるqに図11に示した q_{bi} を与えることにより、そこでの優勢シンボル(MPS)の数 N_{Mi} が計算される。したがって、MCは式(13)から計算される。

$$MC_i = N_{Mi+1} - N_{Mi} \dots (13)$$

【0064】図13のMCの値は式(11)、(12)、(13)から $N_L=2$ として計算したものである。

【0065】この様に、図11に示す如くの各境界確率 q_{bi} に基づいて各インデックスIに対応した優勢シンボルMPSの数 N_{Mi} を求め、隣り合ったインデックス間の優勢シンボル N_M の差を各インデックスIに対するMCとする。

【0066】そして、このMCの値と発生する優勢シンボルMPSの数を前述の如く比較し、MCの値と優勢シンボルMPSの数が一致したならば、その状態は隣のインデックスIを用いた符号化が適した状態と判断して、インデックスIを変更する。これによって、優勢シンボルMPSの発生数を基にして良好なタイミングでインデックスIの変更がなされ、且つ、最適なインデックスIを用いた符号化を適応的に達成できる。

【0067】図12は算術符号器78のブロック図である。

【0068】符号パラメータ決定回路76で決められたコントロール信号Q311(図8)のうちシフトレジスタA90に Q_1 を、シフトレジスタB91に Q_2 、セレクト92に Q_3 が入力される。 Q_1 、 Q_2 は夫々シフトレジスタA、Bに対してAugend信号であるAs323を何bit右にシフトするかを指示する。シフトされた結果が出力信号330、331となる。

【0069】信号331は、反転器96により補数がとられ、セレクト92はコントロール信号 Q_3 により信号331又は反転器96の出力信号を選択し、出力信号332を得る。加算器93ではシフトレジスタA90からの信号330とセレクト92からの信号332の加算が行われ、As1信号324が出力される。減算器94では、As信号323からAs1信号324を減算し、Aso信号325を得る。セレクト95ではAso信号325とAs1信号324のいずれかをYN信号301により選択

*ている。

【0061】即ち、LPSの数を N_L 、MPSの数を N_M とした時、LPSの発生確率は式(11)で与えられる。

【0062】

【外3】

... (11)

10 する。即ちYN信号が1の時はAso信号が、また、YN信号が0の時はAs1信号がA'信号326になる。シフト回路89ではA'信号のMSBが1になるまで左へシフトする処理が行われ、このシフトによりAS'信号327が得られる。このシフトの回数に相当するシフト信号332は、コードレジスタ99に入り、コードレジスタ99からはシフト回数に相当する数のbitがMSBから順番に出力され符号データ330になる。

【0070】符号データ330は、図示しないbit処理方法にて、bit1の連続が有限個内になるように処理される。

20 【0071】また、コードレジスタ99の内容CR328は加算器97でAso信号325と加算され、セレクト98に入る。また、Aso信号325の加算されていない信号CR328もセレクト98に入り、YN信号301が1の時は $CR' = CR$ 、YN信号が0の時は $CR' = CR + Aso$ となるCR'信号329として出力される。コードレジスタ99に関して前述したシフト処理はCR'信号に対しても行う。

【0072】以上のようにして生成された2値RGBカラー符号化データ(図12に示す符号データ330)は図1に示すデータ線118を介して通信処理部31へ送られる。

【0073】以上説明したようにカラー画像をR、G、B各1ビットのビットプレーン展開した後、アプリケーションに応じて4つの符号化モードにより符号化を行うことにより、画像の特性や相手先のプリンタ等に応じて適切な符号化を行うことができる。本実施例の符号化においてビットプレーンはカラー2値画像3ビットプレーンにおいて適用したが、ビットプレーンであれば何ビットプレーンのものでも実現できる。その例を図17に示す。図17にカラー画像入力部20から図1と同様にR、G、B、各8ビットのカラー画像信号101、102、103が出力されている。これを量子化器26によりR、G、B各2ビットに量子化された信号が形成される。この場合R、G、B各2ビットの信号を次の様なプレーンとみなし本発明を適用することができる。すなわち、第1プレーンR信号MSB、第2プレーンR信号LSB、第3プレーンG信号MSB、第4プレーンG信号LSB、第5プレーンB信号MSB、第6プレーンB信号LSBと6つのプレーンを形成することができる。そ

ここで符号化すべき最適な符号化モードを選択することができる。点順次か面順次かあるいは他ビットプレーン参照するかどうかを選択することができる。図17の例ではカラー画像R、G、B各2ビットの例であるが、カラー画像に限らず白黒4ビット6ビット等の画像においても同様に適用できる。

【0074】また他の実施例として図18が考えられる。図18は同様にカラー画像信号R、G、B各8ビットがカラー画像入力部20から信号変換ルックアップテーブルLUT27へ入力されている。ここではワークステーション等に用いられているカラーモニタへの出力カラー信号256色を作成するルックアップテーブルである。このような信号においても256のプレーンに分けそれぞれを本発明に符号化モードにおいて符号化することができる。

【0075】なお、上記実施例においては、符号化方式として動的算術符号化を用いたが、面順次、点順次に参照が可能な予測符号化であれば本発明を実現することができる。

【0076】また、上述の符号化モードは操作部からマニュアルで設定するほか、例えば、入力画像の特徴を検出し、ビットプレーン間の相関が強いと判断された画像の場合には自動的に面順次に符号化するようにしてもよい。

【0077】また受信側のプリンタの特性をプロトコルによって検出し、受信側のプリンタがシリアルプリンタの場合には点順次に符号化するようにしてもよい。

【0078】また、他面を参照する際には、必ずしも同一位置の画素に限らず、例えばRGBの千鳥型センサを用いている場合には、多少ずれた位置を参照してもよい。

【0079】〔その他の実施例〕以上説明したように本実施例の符号化モードは図2のOフラグ304とRフラグ305の組合せで4通り選択できる。これらの選択は主に受信側の能力に応じてなされるものである。しかしこれら4つのモードにより同一画像を符号化した場合効率は異なる。したがって受信側に複数のモードを復号する能力がある場合、送信画像を最も効率よく符号化できるモードが有利である。

【0080】図19は、2つのモードで同時に符号化し、効率の良いモードを選択して送信する例である。図中図1と同じ番号を示すブロックは図1で説明したブロックと同じ機能である。以下図1の実施例と異なるブロックについて説明する。図19では予測状態決定部と動的算術符号部がそれぞれ2系統ある。

【0081】2値カラー画像記憶部22から2値化されたRGB信号R107、G108、B109はそれぞれ予測状態決定部A23Aと予測状態決定部B23Bへ入力される。これらの詳細ブロックはともに図7で表わされる。それぞれの予測状態は図2で示したごとくOフラ

グ、Rフラグの組合せで4つのモードがあるが、そのうちの2つのモードを同時符号化する。すなわち次の4通りである。

【0082】(1)点順次符号化で他プレーン参照の場合と他プレーン参照しない場合を同時符号化する場合は予測状態決定部A23Aの点順次指示信号89、他プレーン参照信号90は(1, 1)である。予測状態決定部B23Bの点順次指示信号89、他プレーン参照信号90は(1, 0)となる。

【0083】(2)面順次符号化で他プレーン参照の場合と他プレーン参照しない場合の同時符号化は23A、23Bの89、90はそれぞれ(0, 1)、(0, 0)である。

【0084】(3)他プレーン参照の場合で点順次符号化と面順次符号化同時符号化の場合23A、23Bの89、90は(1, 1)、(0, 1)である。

【0085】(4)他プレーン参照しない場合で、点順次符号化と面順次符号化同時符号化の場合は、23A、23Bの89、90は(1, 0)、(0, 0)である。

【0086】これら4つの場合の同時符号化を予測状態決定部A23A、および動的算術符号部A24Aと予測状態決定部B23Bおよび動的算術符号部B24Bにより行う。それぞれの符号化結果はビットストリームA、Bとなってそれぞれ図19のデータ線118-A、118-Bを介して通信処理部31内のメモリA、B(不図示)に格納される。通信処理部においてはビットストリームA、Bの符号量を計算し、少ない方のビットストリームを119を介して送信することができる。この際符号量の少ないビットストリームのモードを図2に示したヘッダのOフラグRフラグにセットしてビットストリームの前に送信する必要がある。

【0087】

【発明の効果】以上の様に本発明によれば、高速で効率の良い画像データの伝送あるいは蓄積が可能となる。

【図面の簡単な説明】

【図1】本発明を適用した画像符号化部の構成例を示す図。

【図2】本実施例画像符号化部で生成されるコードデータのヘッダを示す図。

【図3】本実施例の符号化モードを示した図。

【図4】他のプレーンを参照しない場合の予測参照画素の例を示す図。

【図5】面順次符号化で他のプレーン画素を参照する場合の例を示す図。

【図6】点順次符号化で他のプレーン画素を参照する場合の例を示す図。

【図7】予測状態決定部のブロック図。

【図8】動的符号器のブロック図。

【図9】予測変換回路のブロック図。

【図10】更新回路のブロック図。

【図11】符号化効率曲線を示す図。

【図12】算術符号器のブロック図。

【図13】優勢シンボルMPSの数MCとインデックスIとの関係を示す図。

【図14】EX-OR回路の入出力関係を示す図。

【図15】インデックス更新方法を示すテーブル。

【図16】実効確率を選択するための図。

【図17】他の実施例を示す図。

【図18】その他の実施例を示す図。

【図19】2つのモードで同時に符号化する実施例を示す図。

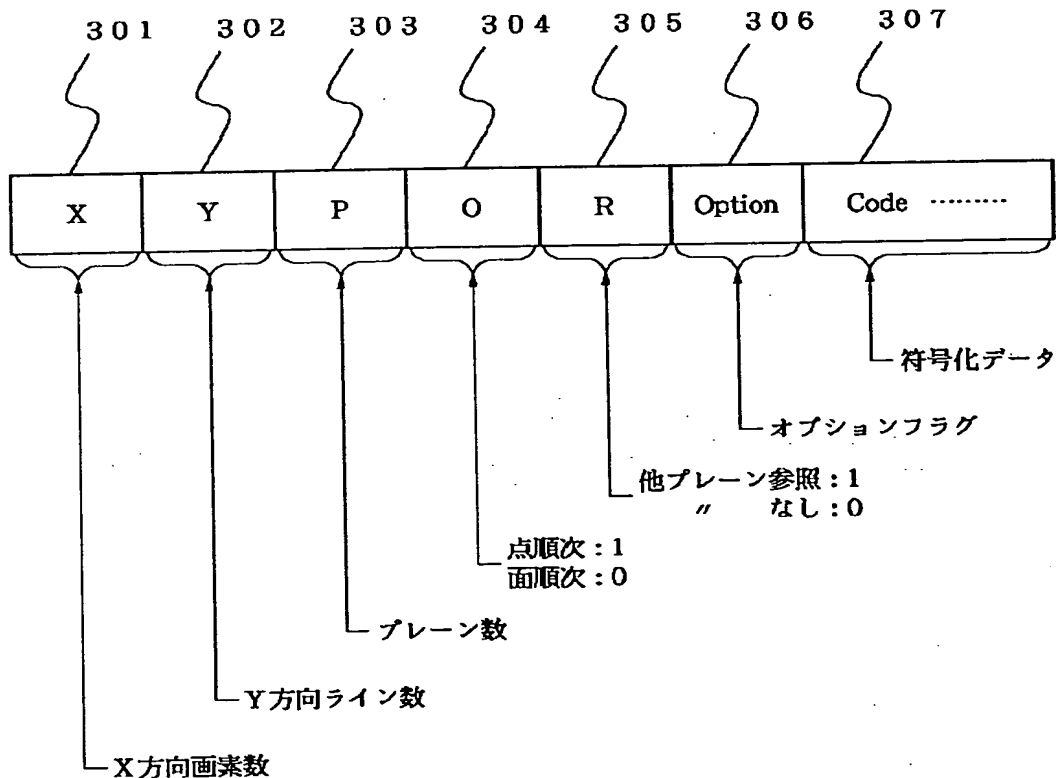
【符号の説明】

23 予測状態決定部

24 動的算術符号化部

30 符号化制御部

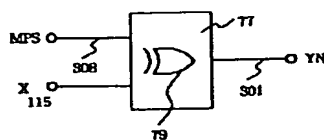
【図2】



【図13】

I	MC
1	2
2	1
3	1
4	1
5	2
6	4
7	5
8	8
9	11
10	15
11	22
12	30
13	43
14	61
15	87
16	120
17	174
18	241
19	348
20	483

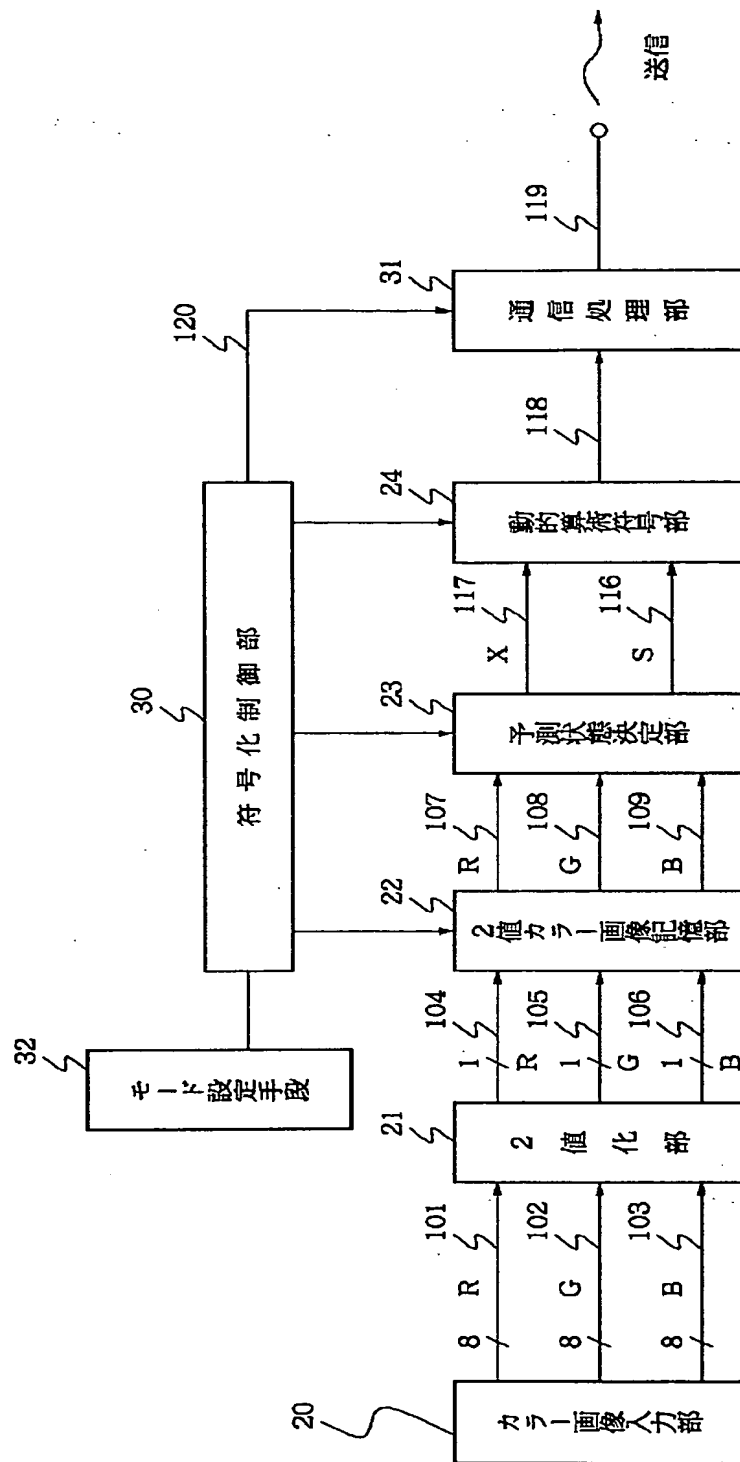
【図9】



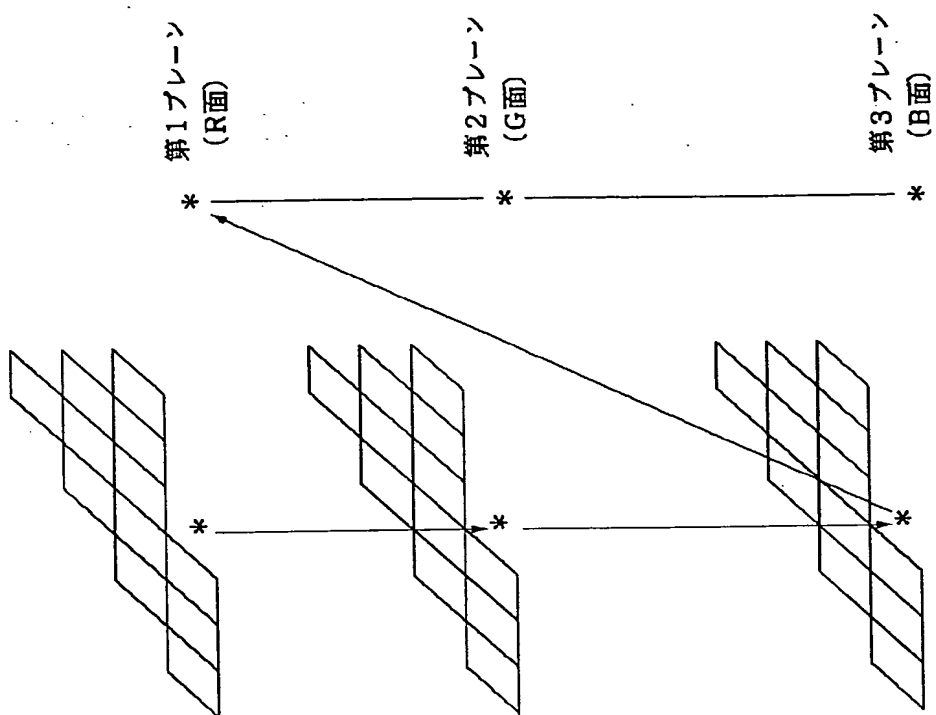
【図14】

D	MPS	YN
0	0	0
0	1	1
1	0	1
1	1	0

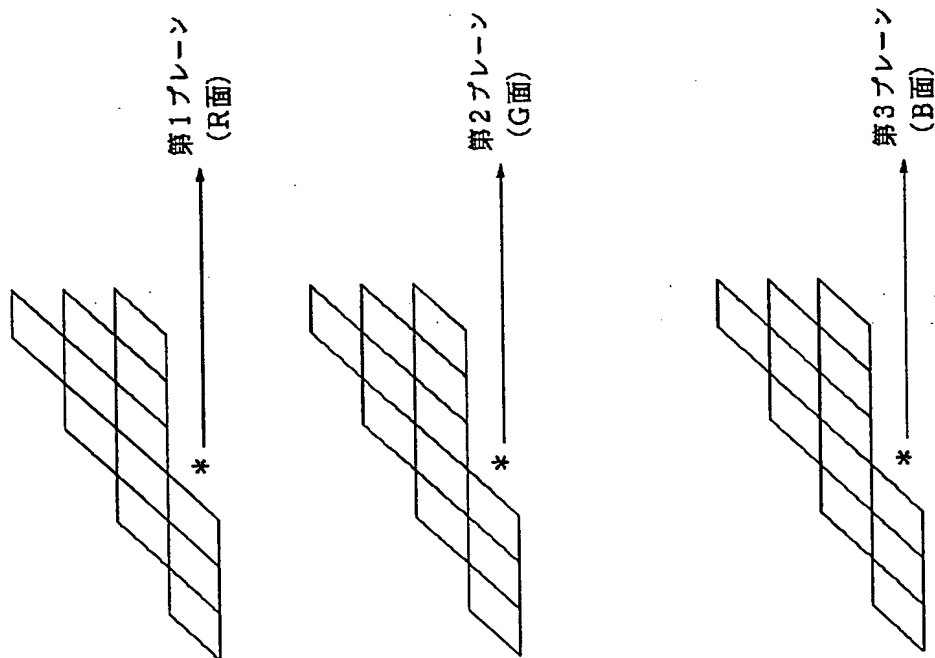
【図1】



【図3】

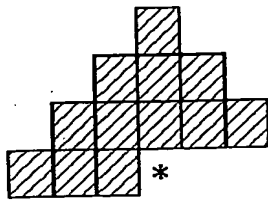
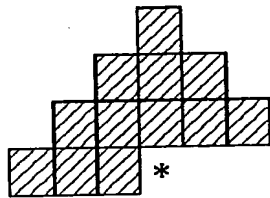
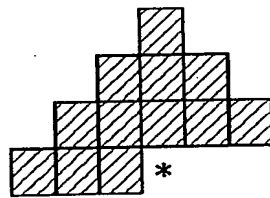


(b) 点順次符号化



(a) 面順次符号化

【図4】

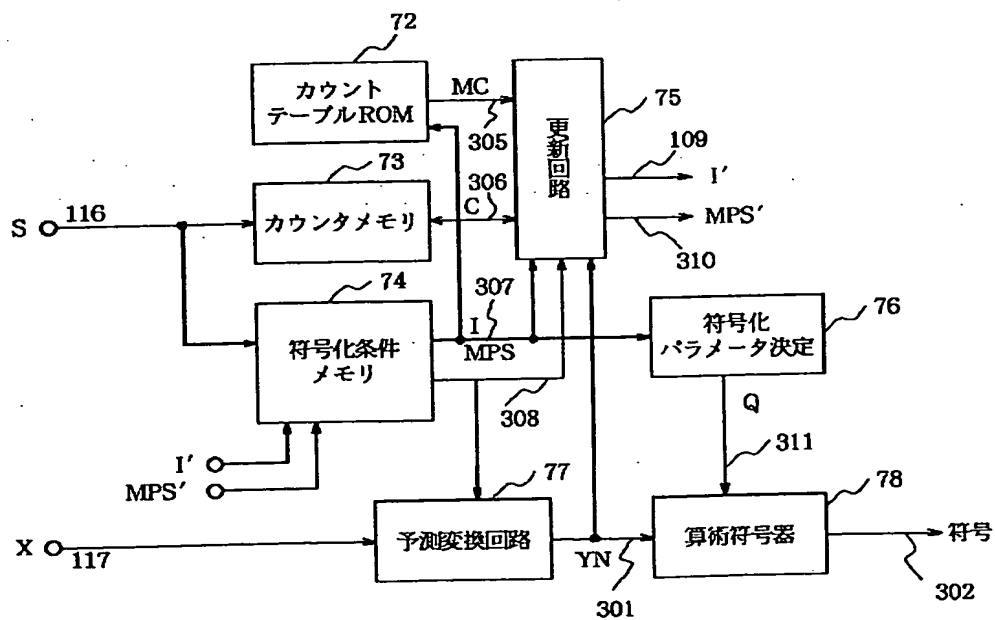
第1プレーン
(R面)第2プレーン
(G面)第3プレーン
(B面)

【図15】

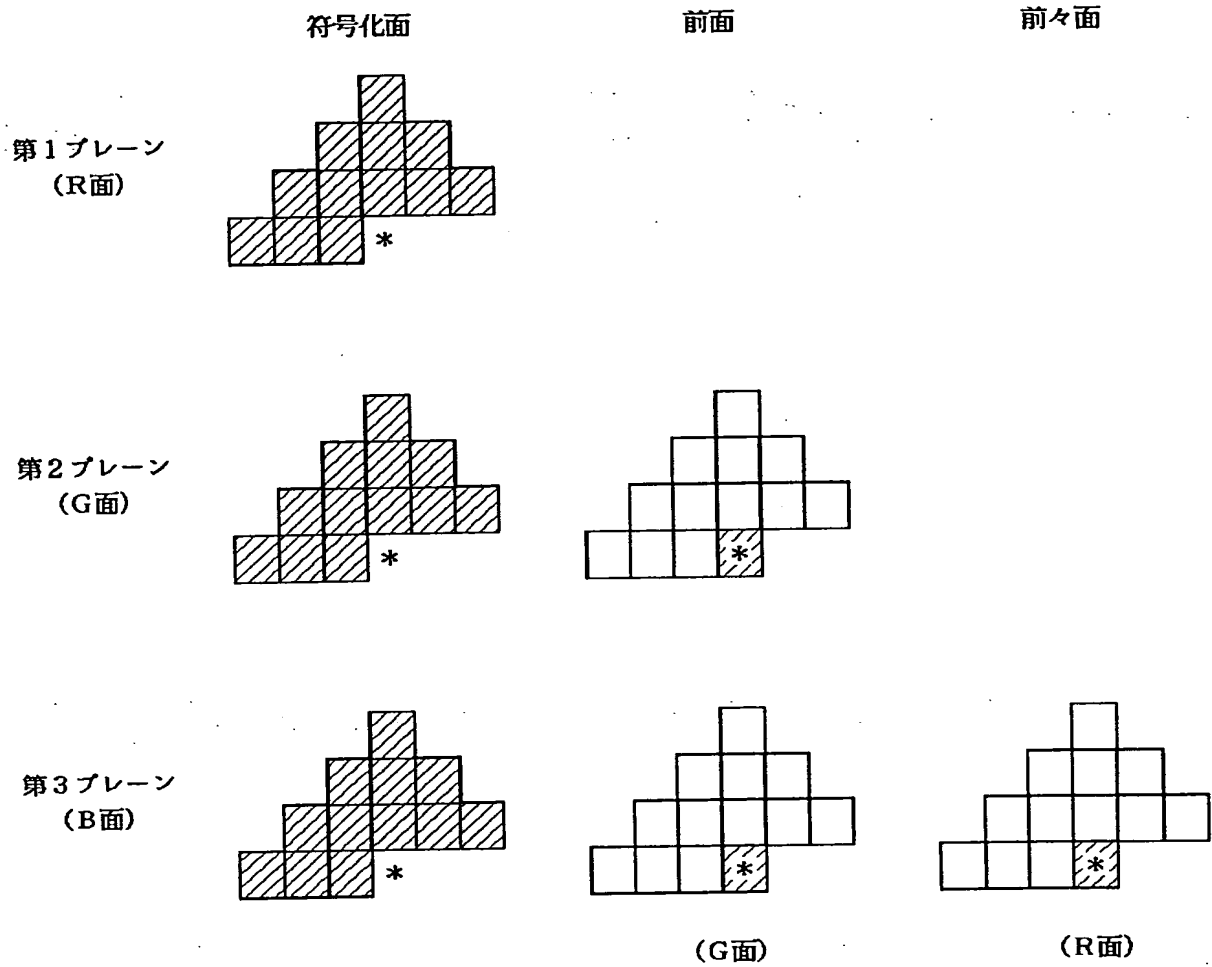
I	d=1				d=2		
	UPA-UPB-0	UPA-1	UPB-1		UPA-1	UPB-1	
	I'	I'	I'	EX	I'	I'	EX
1	1	2	1	1	3	1	1
2	2	3	1	0	-	-	-
3	3	4	2	0	5	1	0
4	4	5	3	0	-	-	-
5	5	6	4	0	7	3	0
6	6	7	5	0	-	-	-
7	7	8	6	0	9	5	0
8	8	9	7	0	-	-	-
9	9	10	8	0	11	7	0
10	10	11	9	0	-	-	-
11	11	12	10	0	13	9	0
12	12	13	11	0	-	-	-
13	13	14	12	0	15	11	0
14	14	15	13	0	-	-	-
15	15	16	14	0	17	13	0
16	16	17	15	0	-	-	-
17	17	18	16	0	19	15	0
18	18	19	17	0	-	-	-
19	19	20	18	0	21	17	0
20	20	21	19	0	-	-	-
21	21	21	20	0	21	19	0

(-) is don't care.

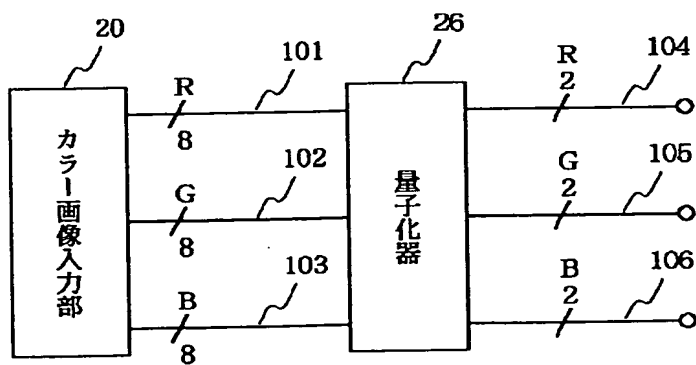
【図8】



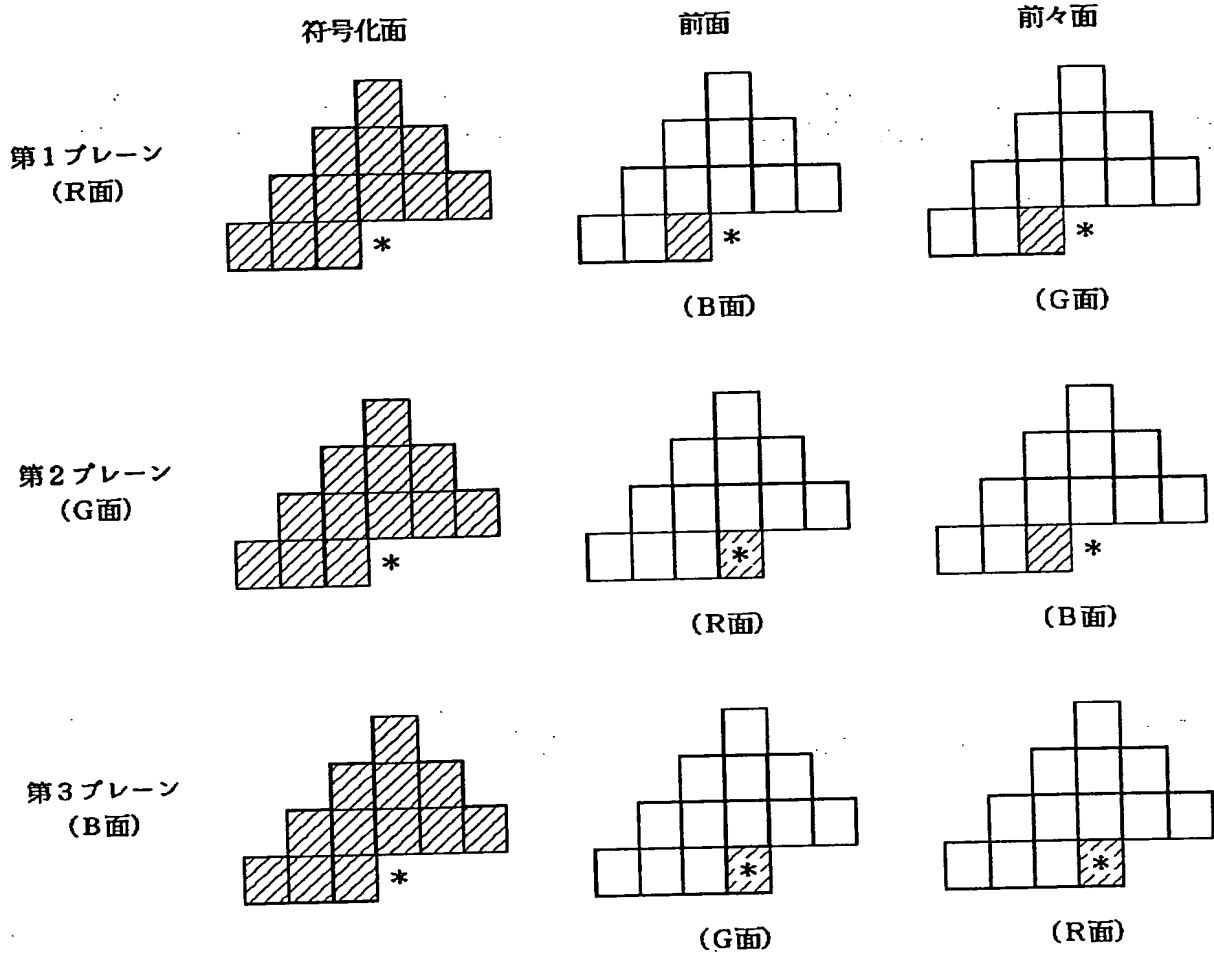
【図5】



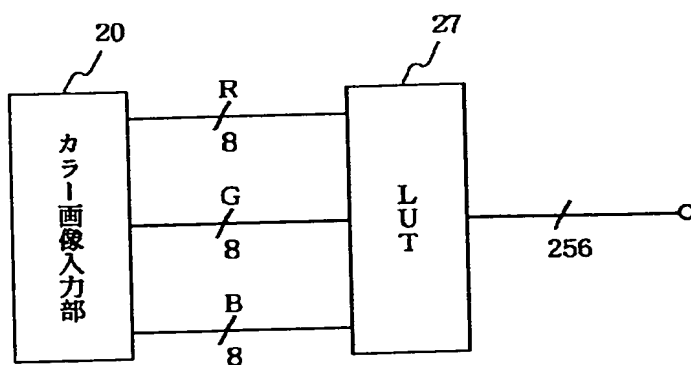
【図17】



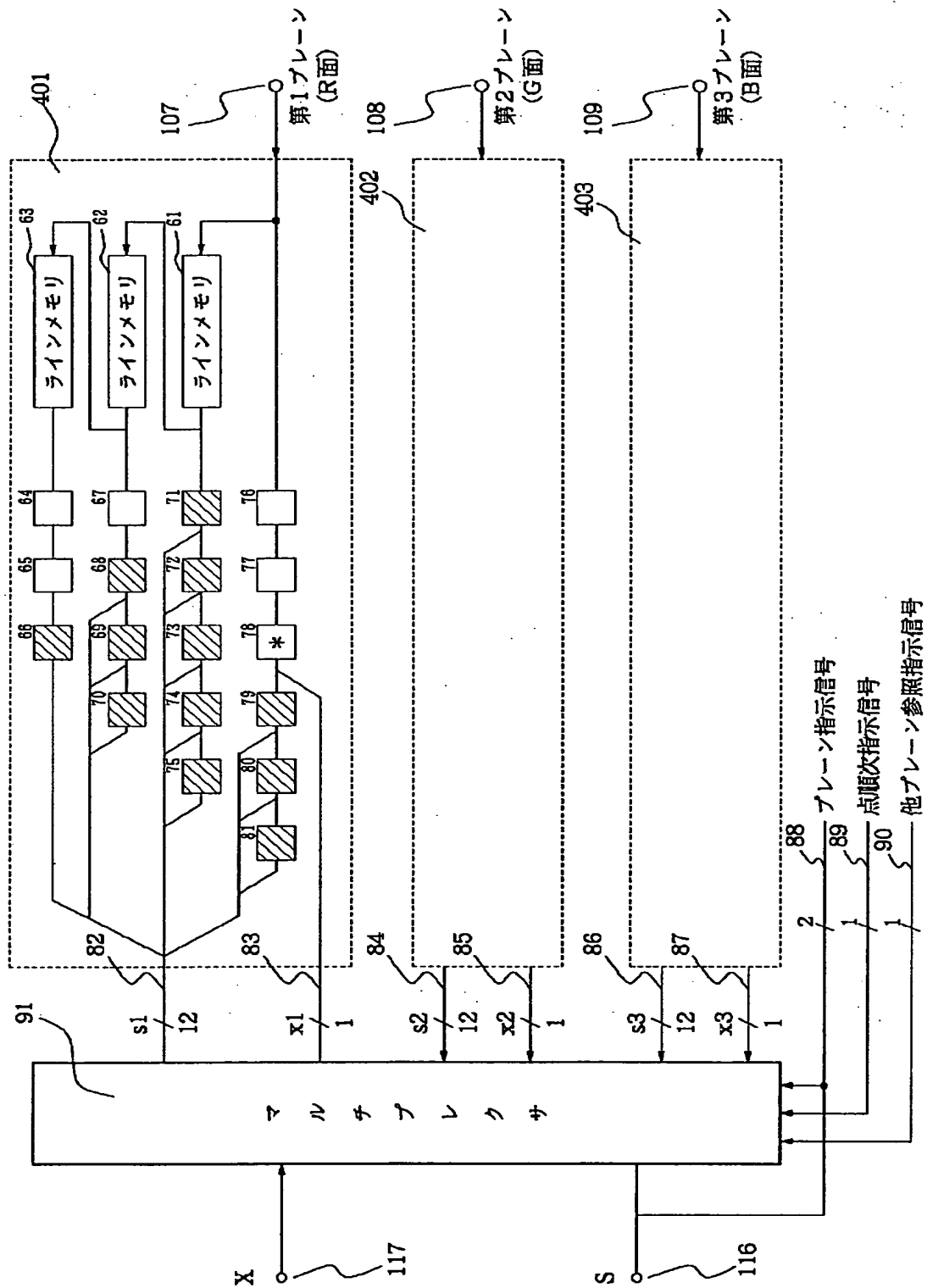
【図6】



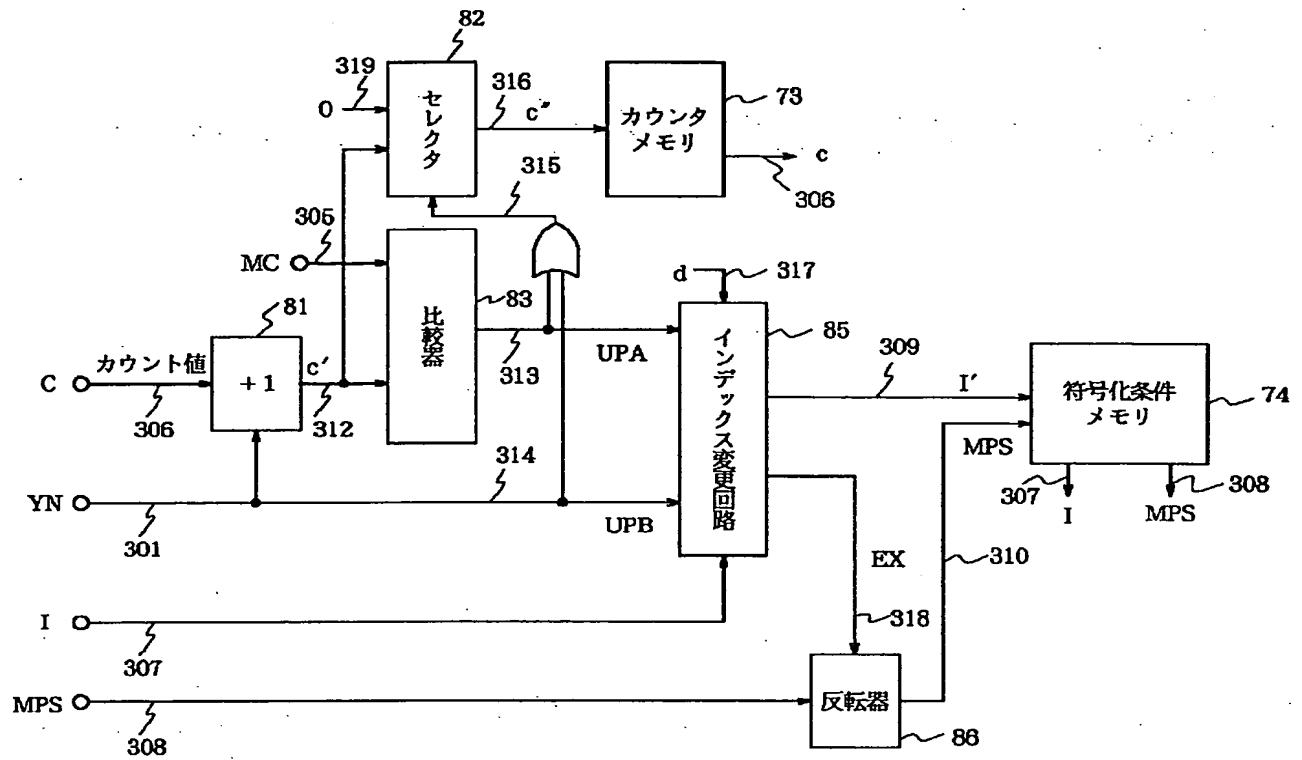
【図18】



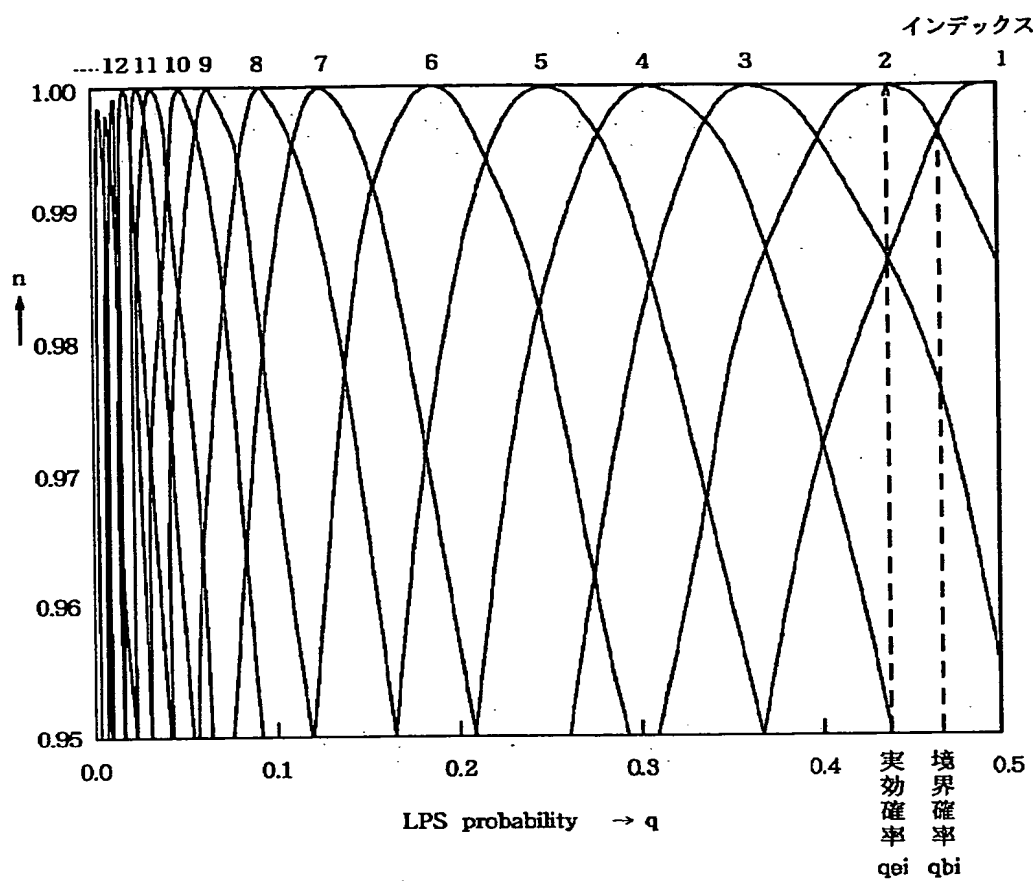
【図7】



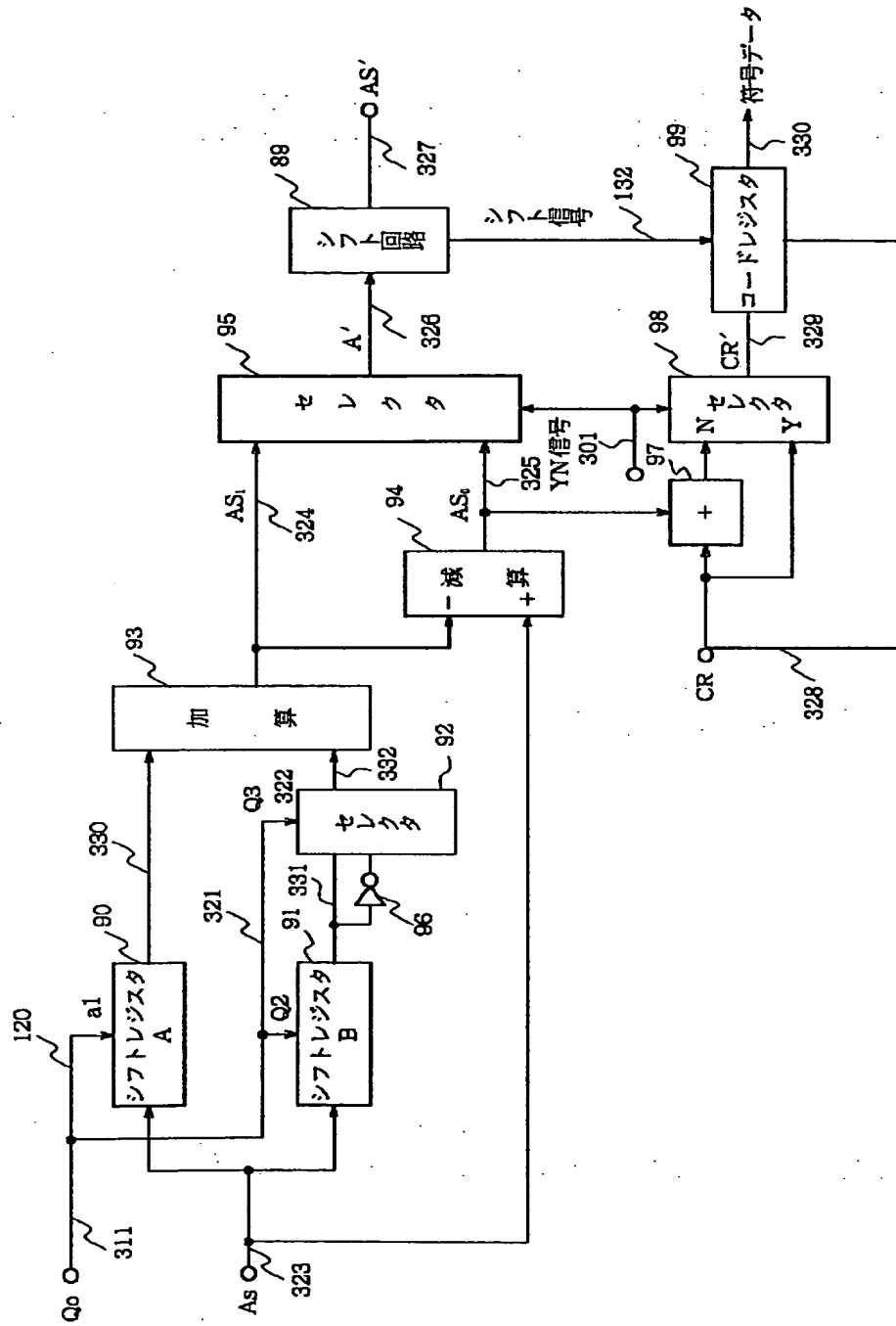
【図10】



【図11】

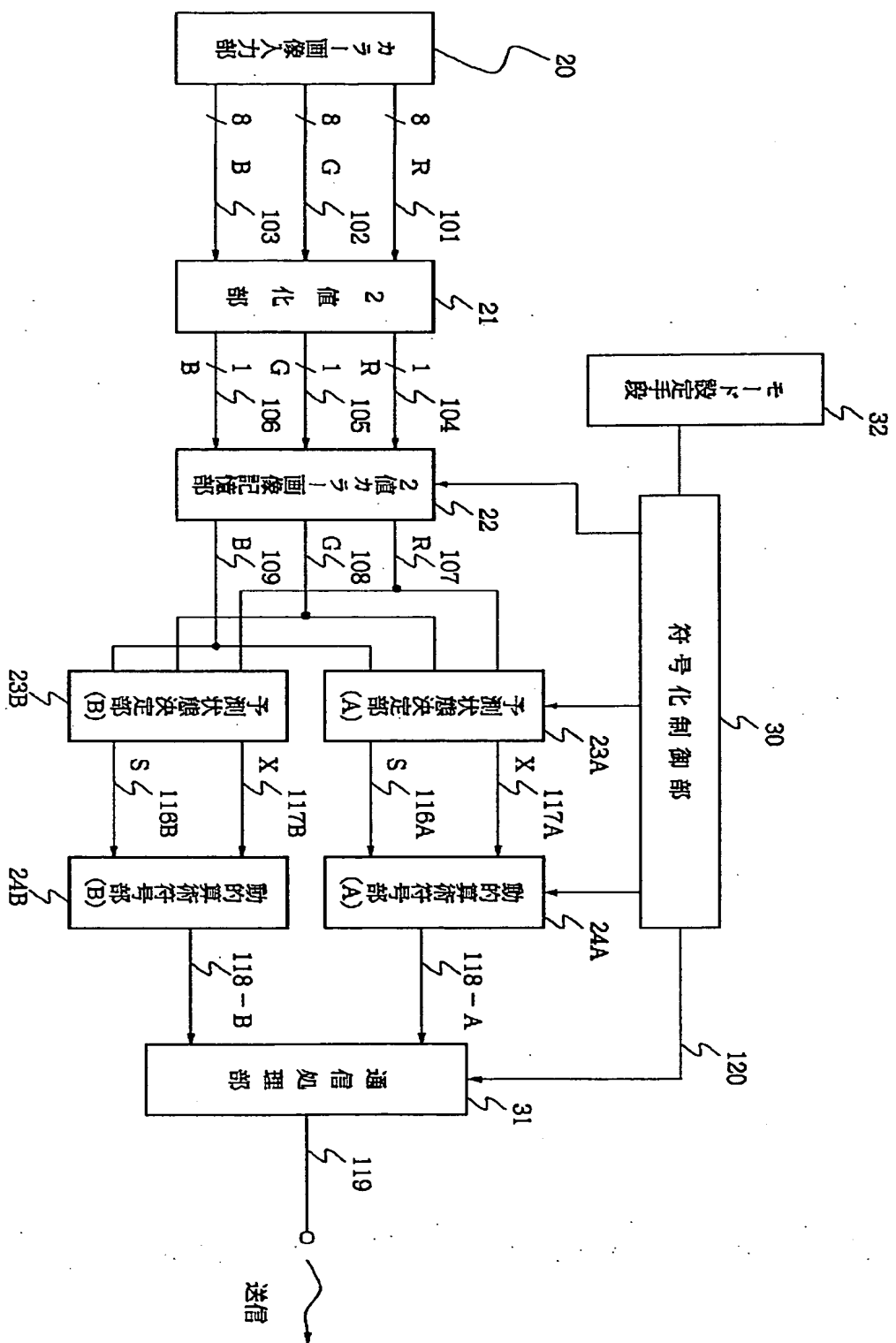


【図12】



【図16】

I	実効確率 q_0	係 数		符号化パラメータ		
		q_1	q_2	Q_1	Q_2	Q_3
1	0.5000	2^{-2}	2^{-2}	2	2	+
2	0.4375	2^{-1}	-2^{-4}	-1	4	-
3	0.3750	2^{-2}	2^{-3}	2	3	+
4	0.3125	2^{-2}	2^{-4}	2	4	+
5	0.2500	2^{-2}	2^{-3}	3	3	+
6	0.1875	2^{-2}	2^{-4}	3	4	+
7	0.1250	2^{-4}	2^{-4}	4	4	+
8	0.0938	2^{-4}	2^{-5}	4	5	+
9	0.0625	2^{-5}	2^{-5}	5	5	+
10	0.0469	2^{-5}	2^{-6}	5	6	+
11	0.0313	2^{-6}	2^{-6}	6	6	+
12	0.0234	2^{-6}	2^{-7}	6	7	+
13	0.0156	2^{-7}	2^{-7}	7	7	+
14	0.0117	2^{-7}	2^{-8}	7	8	+
15	0.0078	2^{-8}	2^{-8}	8	8	+
16	0.0059	2^{-8}	2^{-9}	8	9	+
17	0.0039	2^{-9}	2^{-9}	9	9	+
18	0.0029	2^{-9}	2^{-10}	9	10	+
19	0.0020	2^{-10}	2^{-10}	10	10	+
20	0.0015	2^{-10}	2^{-11}	10	11	+
21	0.0010	2^{-11}	2^{-11}	11	11	+



【図19】

(20)

特開平5-145766

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.